

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-016756

(43)Date of publication of application : 17.01.1997

(51)Int.Cl.

G06T 1/00
B41M 1/14
G09G 5/02
G09G 5/06
H04N 1/46

(21)Application number : 07-188622

(71)Applicant : DAINIPPON SCREEN MFG CO LTD

(22)Date of filing : 30.06.1995

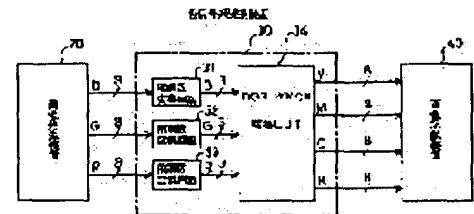
(72)Inventor : IKUTA KUNIO

(54) CHROMINANCE SIGNAL SYSTEM CONVERTING DEVICE

(57)Abstract:

PURPOSE: To reduce the storage capacity of an LUT for chrominance signal system conversion without performing any complicated interpolating arithmetic.

CONSTITUTION: An image generator 20 generates the B, G and R data of respective 8 bits. A chrominance signal system converting device 30 converts the B, G and R data to the Y, M, C and K data of respective 8 bits and outputs them. An image recorder 40 records color images based on the YMCK data. Gradation number converting circuits 31-33 convert the B, G and R data of respective 8 bits (namely the B, G and R data of respective 256 gradations) to the B, G and R data of respective 3 bits (namely B, G and R data of respective 8 gradations) so that picture quality can not be lowered as much as possible. A BGR→YMCK converting LUT 34 generates the Y, M, C and K data of respective 8 bits based on the B, G and R data of respective 3 bits.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-16756

(43)公開日 平成9年(1997)1月17日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 T 1/00			G 0 6 F 15/68	3 1 0
B 4 1 M 1/14			B 4 1 M 1/14	
G 0 9 G 5/02		9377-5H	G 0 9 G 5/02	A
		9377-5H		J
5/06		9377-5H	5/06	
審査請求 未請求 請求項の数4 F D (全 11 頁) 最終頁に続く				

(21)出願番号 特願平7-188622

(22)出願日 平成7年(1995)6月30日

(71)出願人 000207551

大日本スクリーン製造株式会社
京都府京都市上京区堀川通寺之内上る4丁
目天神北町1番地の1

(72)発明者 生田 国男

京都市南区東九条南石田町5番地 大日本
スクリーン製造株式会社十条事業所内

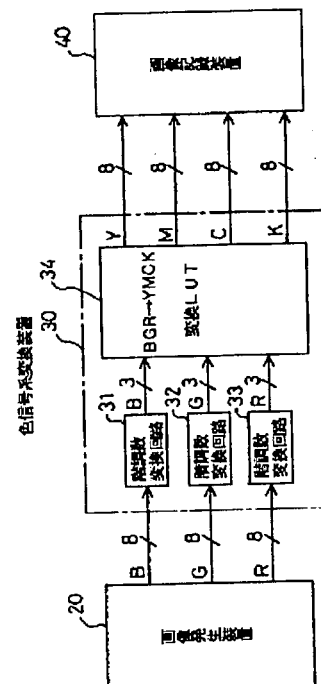
(74)代理人 弁理士 五十嵐 孝雄 (外3名)

(54)【発明の名称】 色信号系変換装置

(57)【要約】

【目的】 複雑な補間演算を行うことなく、色信号系変換用のLUTの記憶容量を少なくするようにする。

【構成】 画像発生装置20は各8ビットのBGRデータを発生する。色信号系変換装置30はBGRデータを各8ビットのYMCKデータに変換して出力する。画像記録装置40はYMCKデータに基づいてカラー画像の記録を行う。階調数変換回路31~33は、できる限り画質が低下しないように、各8ビットのBGRデータ(すなわち、各256階調のBGRデータ)を、それぞれ、各3ビットのBGRデータ(すなわち、各8階調のBGRデータ)に変換する。BGR→YMCK変換LUT34は各3ビットのBGRデータに基づいて各8ビットのYMCKデータを生成する。



【特許請求の範囲】

【請求項1】 第1の色信号系の複数の色分解画像データを第2の色信号系の複数の色分解画像データに変換する色信号系変換装置であって、

前記第1の色信号系の複数の色分解画像データに各々対応すると共に、対応する該色分解画像データの階調数M（但し、Mは3以上の整数）を他の階調数N（但し、NはMより小さい2以上の整数）にそれぞれ変換する複数の階調数変換手段と、

階調数変換後の前記第1の色信号系の複数の色分解画像データを前記第2の色信号系の複数の色分解画像データに変換するデータ変換手段と、を備え、

前記階調数変換手段は、

階調数変換前の前記色分解画像データの値に係数 $(N-1)/(M-1)$ を乗算して得られる、整数部と1桁以上の小数部とから成る値を、乗算結果データとして出力する係数乗算結果導出手段と、

前記乗算結果の小数部データの値を2値化して2値データを得る2値化手段と、

前記乗算結果データの整数部データの値に前記2値データの値を加算して、得られた値を階調数変換後の前記色分解画像データとして出力する加算手段と、

を備える色信号系変換装置。

【請求項2】 請求項1に記載の色信号系変換装置において、

前記2値化手段は、

乱数データを発生する乱数発生手段と、

前記小数部データの値に前記乱数データの値を加算して、加算した際の最上位を越えた桁上げの発生の有無を示す桁上げデータを前記2値データとして得る手段と、を備える色信号系変換装置。

【請求項3】 請求項1に記載の色信号系変換装置において、

前記2値化手段は、

ディザデータを発生するディザデータ発生手段と、

前記小数部データの値に前記ディザデータの値を加算して、加算した際の最上位を越えた桁上げの発生の有無を示す桁上げデータを前記2値データとして得る手段と、を備える色信号系変換装置。

【請求項4】 請求項1に記載の色信号系変換装置において、

前記2値化手段は、前記小数部データの値を誤差拡散法を用いて2値化する手段を備える色信号系変換装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、第1の色信号系の複数の色分解画像データを第2の色信号系の複数の色分解画像データに変換する色信号系変換装置に関するものである。

【0002】

【従来の技術】色信号系としては、加法混色の代表であるBGR信号系や減法混色の代表であるYMCK信号系などがある。印刷製版工程などでは、BGR信号系からYMCK信号系への変換を行う必要が生じる場合がある。このような色信号系の変換は、変換を高速に行うために、ルックアップテーブル（以下、LUTと略す。）を用いて行われる。しかし、例えば、各8ビットのBGRデータを同じく各8ビットのYMCKデータに変換する場合、LUTの記憶容量としては、 4×2^{16} ワードという膨大な容量が必要となる。

【0003】そこで、従来の色信号系変換装置では、BGRデータの上位ビット（例えば、4ビット）のみに対するYMCKデータをLUTに格納しておく。そして、このLUTを用いて、BGRデータの上位ビットをYMCKデータに変換し、BGRデータの低位ビット（例えば、4ビット）を用いて、LUTより得られたYMCKデータを補間することにより、最終的なYMCKデータを得るようにしていた。なお、補間方法としては、例えば、BGRデータによる色立体を複数の4面体分割し、この4面体内において補間を行う4面体分割法や、BGRデータによる色立体を複数の直方体に分割し、各直方体の体積と各直方体に対向する頂点との積算和を求めて補間を行う3次元バイリニア法などが用いられる。

【0004】このような従来の色信号系変換装置としては、例えば、特公昭58-16180号公報、特開平4-242372号公報、特開平6-311355号公報に記載のものが挙げられる。

【0005】

【発明が解決しようとする課題】従来の色信号系変換装置では、色信号系変換前の色分解画像データ（上記した例では、BGRデータ）の低位ビットを用いて、LUTより得られた色信号系変換後の色分解画像データ（上記例では、YMCKデータ）を補間しているが、その補間演算は複雑である。従って、この補間演算を演算回路によってリアルタイムで行おうとすると、演算処理に時間がかかるため、全体の処理速度が遅くなると共に、演算回路の規模も大きくなるという問題があった。また、演算回路を用いずに補間をもLUTによって行うことも考えられるが、その場合も予め上記した複雑な補間演算を行う必要があるため、手間がかかるという問題がある。

【0006】従って、本発明の目的は、上記した従来技術の問題点を解決し、複雑な補間演算を行うことなく、色信号系変換用のLUTの記憶容量を少なくすることができる色信号系変換装置を提供することにある。

【0007】

【課題を解決するための手段】上記した目的を達成するため、請求項1に記載の発明は、第1の色信号系の複数の色分解画像データを第2の色信号系の複数の色分解画像データに変換する色信号系変換装置であって、前記第1の色信号系の複数の色分解画像データに各々対応する

と共に、対応する該色分解画像データの階調数M（但し、Mは3以上の整数）を他の階調数N（但し、NはMより小さい2以上の整数）にそれぞれ変換する複数の階調数変換手段と、階調数変換後の前記第1の色信号系の複数の色分解画像データを前記第2の色信号系の複数の色分解画像データに変換するデータ変換手段と、を備え、前記階調数変換手段は、階調数変換前の前記色分解画像データの値に係数 $(N-1)/(M-1)$ を乗算して得られる、整数部と1桁以上の小数部とから成る値を、乗算結果データとして出力する係数乗算結果導出手段と、前記乗算結果データの小数部データの値を2値化して2値データを得る2値化手段と、前記乗算結果データの整数部データの値に前記2値データの値を加算して、得られた値を階調数変換後の前記色分解画像データとして出力する加算手段と、を備える。

【0008】また、請求項2に記載の発明は、請求項1に記載の色信号系変換装置において、前記2値化手段が、乱数データを発生する乱数発生手段と、前記小数部データの値に前記乱数データの値を加算して、加算した際の最上位を越えた桁上げの発生の有無を示す桁上げデータを前記2値データとして得る手段と、を備える。

【0009】また、請求項3に記載の発明は、請求項1に記載の色信号系変換装置において、前記2値化手段が、ディザデータを発生するディザデータ発生手段と、前記小数部データの値に前記ディザデータの値を加算して、加算した際の最上位を越えた桁上げの発生の有無を示す桁上げデータを前記2値データとして得る手段と、を備える。

【0010】また、請求項4に記載の発明は、請求項1に記載の色信号系変換装置において、前記2値化手段が、前記小数部データの値を誤差拡散法を用いて2値化する手段を備える。

【0011】

【作用】このように、請求項1に記載の発明では、データ変換手段によって第1の色信号系の色分解画像データを第2の色信号系の色分解画像データに変換するに先だって、階調数変換手段によって第1の色信号系の色分解画像データの階調数Mをそれよりも小さい階調数Nに変換する。

【0012】また、階調数変換手段では、係数乗算結果導出手段によって、色分解画像データの値に係数 $(N-1)/(M-1)$ を乗算して得られる、整数部と1桁以上の小数部とから成る値を、乗算結果データとして得て、分離手段によって、その乗算結果データを整数部のデータと小数部のデータに分離し、2値化手段によって、その小数部データの値を2値化して2値データを得て、加算手段によって、上記整数部データの値に2値データの値を加算して、得られた値を階調数変換後の色分解画像データとして出力する。このようにして、階調数変換手段においては第1の色信号系の色分解画像データ

の階調数の変換を行っているので、複雑な補間演算は不要となる。

【0013】

【実施例】以下、本発明の実施例について図面を用いて説明する。図1は本発明の一実施例としての色信号系変換装置を備えた画像記録システムを示すブロック図である。図1に示す画像記録システムは、画像発生装置20と本実施例の色信号系変換装置30と画像記録装置40とで構成されている。

【0014】図1において、画像発生装置20は、各8ビットのBGR信号系の色分解画像データ（すなわち、BGRデータ）を発生する。画像発生装置20としては、例えば、イメージスキャナ等の画像読み取り装置や、磁気ディスク、CD-ROMなどの記録媒体を用いる画像格納装置などが挙げられる。本実施例としての色信号系変換装置30は、画像発生装置20から発生された各8ビットのBGRデータを、各8ビットのYMCK信号系の色分解画像データ（すなわち、YMCKデータ）に変換して出力する。画像記録装置40は、色信号系変換装置30から出力された各8ビットのYMCKデータに基づいて、カラー画像の記録を行う。

【0015】ここで、色信号系変換装置30は、図1に示すように、BGRデータに各々対応する3つの階調数変換回路31～33と、BGR→YMCK変換LUT34とを備えている。階調数変換回路31～33は、画像発生装置20より入力された各8ビットのBGRデータ（すなわち、各256階調のBGRデータ）を、それぞれ、各3ビットのBGRデータ（すなわち、各8階調のBGRデータ）に変換する回路である。また、BGR→YMCK変換LUT34は、階調数変換回路31～33よりそれぞれ入力された各3ビットのBGRデータを各8ビットのYMCKデータに変換するLUTである。

【0016】本実施例において用いる階調数変換回路31～33は、それぞれ、BGRデータの階調数を256階調からそれよりも少ない8階調へ変換するが、そのように階調数を減らしても、できる限り画質が低下しないように工夫されている。

【0017】図2は図1における階調数変換回路の構成を示すブロック図である。階調数変換回路31～33はいずれも同じ構成となっている。すなわち、階調数変換回路は係数乗算用LUT150とビット数変換回路100を備えている。また、ビット数変換回路100は加算器200と2値化回路300を備えている。さらにまた、2値化回路300は乱数発生器301と加算器302を備えている。

【0018】まず、係数乗算用LUT150は、入力された8ビットの色分解画像データ（すなわち、Bデータ、GデータまたはRデータ）に係数として $7/255$ を乗算して8ビットの色分解画像データを出力する。実際には、係数乗算用LUT150は、入力される8ビッ

トの色分解画像データの各値に対して、 $7/255$ を乗算した結果をそれぞれ記憶しており、8ビットの色分解画像データが入力されると、その値に対応する乗算結果を8ビットの色分解画像データとして出力する。

【0019】ここで、係数 $7/255$ の意味であるが、分母の「255」は階調数変換装置に入力された色分解画像データの階調数の変化幅に対応しており、分子の「7」は階調数変換装置より出力すべき色分解画像データの階調数の変化幅に対応している。一般に、 n 階調（ n は2以上の整数）の色分解画像データの場合、色分解画像データの階調数は第0階調から第 $n-1$ 階調まで変化し得るため、その変化幅は $(n-1)-0$ であり、 $n-1$ と表される。従って、256階調の入力色分解画像データの場合、階調数の変化幅は255であり、8階調の出力色分解画像データの場合7である。以上のような係数 $7/255$ を256階調の入力色分解画像データに乗算すると、入力色分解画像データの値は全て $7/255$ に縮小されてしまうため、255あった階調数の変化幅は7に変換されてしまう。

【0020】また、8ビットの色分解画像データに $7/255$ を乗算して8ビットの色分解画像データを得る場合、得られる8ビットの色分解画像データのうち、上位3ビットは整数部となり、下位5ビットが小数部となる。

【0021】図3は図1の係数乗算用LUT150における色分解画像データの変換特性を示すグラフである。図3において、横軸は係数乗算用LUT150に入力される色分解画像データの階調数を示し、縦軸は係数乗算用LUT150より出力される色分解画像データの階調数を示している。図3に示すように、例えば、入力色分解画像データの階調数が第255階調（色分解画像データの値が「11111111」）である場合は、係数乗算用LUT150を介することにより、丁度、第7階調の色分解画像データ（「11100000」の色分解画像データ）に変換される。また、入力色分解画像データの階調数が第120階調（色分解画像データの値が「01111000」）である場合には、階調数がほぼ3.28125の色分解画像データ（「01101001」の色分解画像データ）に変換される。

【0022】次に、ビット数変換回路100は、係数乗算用LUT150より出力された8ビットの色分解画像データを3ビットの色分解画像データ（すなわち、8階調の色分解画像データ）に変換して出力する。

【0023】図4は図1のビット数変換回路100における色分解画像データの変換特性を示すグラフである。図4において、横軸はビット数変換回路100に入力される色分解画像データの階調数を示し、縦軸はビット数変換回路100より出力される色分解画像データの階調数を示している。また、図5は図4に示した各階調数に対応する色分解画像データの値を示した説明図である。

図5において、左側の欄は入力色分解画像データを、右側の欄は出力色分解画像データをそれぞれ示している。また、各々の欄には各階調数に対応する色分解画像データの値が記されている。

【0024】ビット数変換回路100では、係数乗算用LUT150から8ビットの色分解画像データが入力されると、図5に示すように、その8ビットの色分解画像データのうち、整数部に相当する上位3ビットのデータを取り出し、そのデータをそのまま3ビットの出力色分解画像データとして出力する。例えば、係数乗算用LUT150より入力された色分解画像データの階調数が3.28125（「01101001」）である場合、その8ビットの色分解画像データのうち、上位3ビットのデータを取り出すと、そのデータの値は「011」であり、この3ビットのデータを出力色分解画像データとして出力する。すなわち、「011」であるので、出力色分解画像データの階調数は図5に示すように第3階調に決定される。

【0025】しかし、このように上位3ビットのデータのみを用いる処理では、小数部に相当する下位5ビットのデータ（上記例では「01001」）は切り捨てられ、何ら出力色分解画像データに反映されないため、変換特性は図4に点線にて示すように階段状になってしまう。そこで、本実施例では、小数部に相当する下位5ビットのデータ（上記例では「01001」）を誤差データとして扱って、その誤差データに応じて、先に決定した出力色分解画像データの階調数をそのままとする（上記例では第3階調のままとする）か、1つ上の階調数に変更する（上記例では第4階調に変更する）かを選択して、変換特性が図4の実線にて示すような滑らかな特性となるようにする。

【0026】そこでまず、ビット数変換回路100では、係数乗算用LUT150から出力された8ビットの色分解画像データを、上位3ビットのデータ（すなわち、整数部データ）と下位5ビットのデータ（すなわち、小数部データ）に分離し、整数部データを加算器200に入力すると共に、小数部データを誤差データとして2値化回路300の加算器302に入力する。例えば、係数乗算用LUT150から出力された8ビットの色分解画像データの値が「01101001」（すなわち、階調数が3.28125）である場合、加算器200には整数部データとして「011」が入力され、2値化回路300の加算器302には小数部データとして「01001」が入力される。

【0027】2値化回路300では、入力された5ビットの小数部データを2値化して1ビットのデータに変換する。すなわち、乱数発生器301が5ビットの乱数データを発生する。加算器302はこの5ビットの乱数データを入力して、先に入力された5ビットの小数部データに加算し、最上位を越えた桁上げ（carry）の発

生の有無を示す1ビットの桁上げデータを加算器200に出力する。例えば、乱数発生器301が乱数データとして“11101”を発生したとすると、上記例では小数部データの値は“01001”であるので、加算結果は“100110”となる。従って、最上位ビットである第5ビットを越えた桁上げが発生しているの、桁上げデータとして“1”が出力される。

【0028】一方、加算器200は、2値化された誤差データである小数部データ（すなわち、桁上げデータ）を入力し、先に入力された3ビットの整数部データに加算し、3ビットの色分解画像データとして出力する。すなわち、上記例では、整数部データの値は“011”であり、桁上げデータの値は“1”であるので、加算器200から出力される3ビットの色分解画像データとしては“100”（第4階調）が出力される。

【0029】このようにBGRデータの階調数を256階調からそれよりも少ない8階調へ変換する場合でも、図2に示す階調数変換回路によって変換を行うことにより、画質の低下をできる限り抑えることができる。

【0030】階調数変換回路31～33からそれぞれ出力された3ビットのBGRデータは、BGR→YMCK変換LUT34に入力される。BGR→YMCK変換LUT34は、予め、3ビットのBGRデータの各値の組合わせに対応して、8ビットのYMCKデータの値の組合わせを記憶しており、階調数変換回路31～33からBGRデータが入力されると、それらの値の組合わせに対応するYMCKデータの値の組合わせを読み出して出力する。

【0031】以上のように本実施例では、BGR→YMCK変換LUT34によってBGRデータをYMCKデータに変換するに先だて、階調数変換回路31～33によってBGRデータの階調数（すなわち、ビット数）を256階調（8ビット）からそれよりも小さい8階調（3ビット）に変換しているの、BGR→YMCK変換LUT34の記憶容量としては、 4×2^3 ワードと比較的小さい容量で済む。

【0032】また、本実施例では、階調数変換回路31～33によってBGRデータの階調数を変換するだけであって、複雑な補間演算は不要であるので、従来のように、全体の処理速度が遅くなったり、演算回路の規模が大きくなったり、あるいは、手間がかかったりすることがない。

【0033】図6は本発明の他の実施例としての色信号系変換装置を示すブロック図である。図6に示す画像記録システムは、画像発生装置20と本実施例の第1及び第2色信号系変換装置50、60と画像記録装置40と画像表示装置70とで構成されている。

【0034】図6において、画像発生装置20及び画像記録装置40は、それぞれ、図1に示した装置20、40と同一である。また、第1色信号系変換装置50は、

画像発生装置20から発生された各8ビットのBGRデータを、各8ビットのYMCKデータに変換して画像記録装置40に出力する。一方、第2色信号系変換装置60は、第1色信号系変換装置50から出力された各8ビットのYMCKデータを、各8ビットのBGRデータに変換して画像表示装置70に出力する。画像表示装置70は、第2色信号系変換装置60から出力された各8ビットのBGRデータに基づいて、画面上にカラー画像を表示する。

【0035】すなわち、図6に示す画像記録システムでは、画像記録装置40において記録される画像とほぼ同様な画像を、画像表示装置70において表示させることにより、記録される画像を事前に表示画面によってチェックできるようにしている。なお、画像表示装置70に inputs BGRデータとして、画像発生装置20より出力されたBGRデータを直接用いずに、YMCKデータから変換されたBGRデータを用いるのは、次の理由による。すなわち、第1色信号系変換装置50によってBGRデータからYMCKデータに変換すると、その変換により色分解画像データの表現領域（具体的には、濃度レンジや色調レンジ）が変化してしまうため、画像発生装置20から出力されたBGRデータを直接画像表示装置70に入力すると、画像記録装置40において記録される画像とほぼ同様な画像を、画像表示装置70において表示できなくなるからである。

【0036】本実施例において、第1色信号系変換装置50は、図6に示すように、BGRデータに各々対応する3つの階調数変換回路51～53と、BGR→YMCK変換LUT54とを備えている。これらのうち、階調数変換回路51～53は、画像発生装置20より入力された各8ビットのBGRデータ（すなわち、各256階調のBGRデータ）を、それぞれ、各4ビットのBGRデータ（すなわち、各16階調のBGRデータ）に変換する回路である。

【0037】また、BGR→YMCK変換LUT54は、階調数変換回路51～53よりそれぞれ入力された各4ビットのBGRデータを、各8ビットのYMCKデータに変換するLUTである。すなわち、BGR→YMCK変換LUT54は、予め、4ビットのBGRデータの各値の組合わせに対応して、8ビットのYMCKデータの値の組合わせを記憶しており、階調数変換回路51～53からBGRデータが入力されると、それらの値の組合わせに対応するYMCKデータの値の組合わせを読み出して出力する。

【0038】一方、第2色信号系変換装置60は、YMCKデータに各々対応する4つの階調数変換回路61～64と、YMCK→BGR変換LUT65とを備えている。これらのうち、階調数変換回路61～64は、第1色信号系変換装置50より入力される各8ビットのYMCKデータ（すなわち、各256階調のYMCKデータ）

タ)を、それぞれ、各4ビットのYMCKデータ(すなわち、各16階調のYMCKデータ)に変換する回路である。

【0039】また、YMCK→BGR変換LUT65は、階調数変換回路61~64よりそれぞれ入力される各4ビットのYMCKデータを、各8ビットのBGRデータに変換するLUTである。すなわち、YMCK→BGR変換LUT65は、予め、4ビットのYMCKデータの各値の組合わせに対応して、8ビットのBGRデータの値の組合わせを記憶しており、階調数変換回路61~64からYMCKデータが入力されると、それらの値の組合わせに対応するBGRデータの値の組合わせを読み出して出力する。

【0040】本実施例において用いる階調数変換回路51~53及び61~64は、いずれも、色分解画像データの階調数を256階調からそれよりも少ない16階調へ変換する回路であるが、図1に示した階調数変換回路31~33と同様に、そのように階調数を減らしても、できる限り画質が低下しないように工夫されている。

【0041】図7は図6における階調数変換回路の一構成例を示すブロック図である。階調数変換回路51~53及び61~64はいずれも同じ構成となっている。すなわち、階調数変換装置は、係数乗算用LUT160とビット数変換回路110を備えている。また、ビット数変換回路110は加算器210と2値化回路310を備えている。さらにまた、2値化回路310はディザデータ発生器311と加算器312を備えている。

【0042】まず、係数乗算用LUT160は、入力された8ビットの色分解画像データに係数として $15/255$ を乗算して8ビットの色分解画像データを出力する。すなわち、係数乗算用LUT160は図2の係数乗算用LUT150と同様に入力される8ビットの色分解画像データの各値に対して、 $15/255$ を乗算した結果をそれぞれ記憶しており、8ビットの色分解画像データが入力されると、その値に対応する乗算結果を8ビットの色分解画像データとして出力する。

【0043】ここで、係数 $15/255$ のうち、分母の「255」は図2と同様に階調数変換装置に入力された色分解画像データの階調数の変化幅に対応しており、分子の「15」は階調数変換装置より出力すべき色分解画像データの階調数の変化幅に対応している。

【0044】また、8ビットの色分解画像データに $15/255$ を乗算して8ビットの色分解画像データを得る場合、得られる8ビットの色分解画像データのうち、上位4ビットが整数部となり、残りの下位4ビットが小数部となる。

【0045】すなわち、係数乗算用LUT160を介することによって、“00000000”(第0階調)から“11111111”(第255階調)まで変化していた色分解画像データは、“00000000”(第0

階調)から“11110000”(第15階調)まで変化し得るようになる。

【0046】次に、ビット数変換回路110は、係数乗算用LUT160より出力された8ビットの色分解画像データを4ビットの色分解画像データ(すなわち、16階調の色分解画像データ)に変換して出力する。すなわち、ビット数変換回路110では、係数乗算用LUT160から出力された8ビットの色分解画像データを、上位4ビットのデータ(すなわち、整数部データ)と下位4ビットのデータ(すなわち、小数部データ)に分離し、整数部データを加算器210に入力すると共に、小数部データを誤差データとして2値化回路310の加算器312に入力する。

【0047】2値化回路310では、入力された4ビットの小数部データを2値化して1ビットのデータに変換する。すなわち、ディザデータ発生器311が4ビットのディザデータを発生する。

【0048】図8は図7のディザデータ発生器311にて発生されるディザデータを説明するための説明図である。図8において、(a)は16階調(すなわち、4ビット)処理用のディザ行列(ディザパターン)の一例を示し、(b)は(a)に示すディザ行列が縦横に複数配列された画面を示す。

【0049】図8(a)に示すディザ行列を(b)に示すように画面上に複数配列した場合、画面上の各画素はそれぞれ(a)に示すディザデータの何れかに対応することになる。従って、例えば、画面上の第1ライン目が走査されている場合には、それら各画素の色分解画像データが階調数変換装置に入力される毎に、ディザデータ発生器311は、それら各画素に対応するディザデータ「13」、「9」、「5」、「14」、……を順次発生する。

【0050】また、加算器312はこの4ビットのディザデータを入力して、先に入力された4ビットの小数部データに加算し、最上位を越えた桁上げ(carry)の発生の有無を示す1ビットの桁上げデータを加算器210に出力する。加算器210は、2値化された誤差データである小数部データ(すなわち、桁上げデータ)を入力し、先に入力された4ビットの整数部データに加算し、4ビットの色分解画像データとして出力する。

【0051】このようにして、図7に示す階調数変換回路では、図2に示した乱数発生器301の代わりにディザデータ発生器311を用いることにより、画質の低下をできる限り抑えて、256階調の色分解画像データ(すなわち、8ビットの色分解画像データ)を16階調の色分解画像データ(すなわち、4ビットの色分解画像データ)に変換する。

【0052】以上のように本実施例では、色信号系変換用のLUT54、64によって色信号系を変換するに先だって、階調数変換回路51~53、61~64によ

て色分解画像データの階調数(すなわち、ビット数)を256階調(8ビット)からそれよりも小さい16階調(4ビット)に変換しているため、色信号系変換用のLUT54、64の記憶容量としては、 2^{14} ワードと比較的小さい容量で済む。

【0053】また、本実施例では、階調数変換回路51~53、61~64によって色分解画像データの階調数を変換するだけであって、複雑な補間演算は不要であるため、従来のように、全体の処理速度が遅くなったり、演算回路の規模が大きくなったり、あるいは、手間がかかったりすることがない。

【0054】図9は図6における階調数変換回路の他の構成例を示すブロック図である。階調数変換回路51~53及び61~64はいずれも同じ構成となっている。本構成例が図7に示した構成例と異なる点は、小数部データ(すなわち、誤差データ)の2値化を行う2値化回路として、誤差拡散法によって2値化を行う2値化回路320を用いる点である。2値化回路320は、図9に示すように、誤差メモリ321、加算器322、比較器323、324、アンドゲート325、減算器326、及び誤差拡散用演算器327を備えている。

【0055】ここで、誤差拡散法とは、小数部データと2値化された後の2値データとのズレ(誤差)を周辺画素の小数部データに加減して2値化を行う方法である。図10は誤差拡散法の原理を説明するための説明図である。図10において、71は画面を示しており、72の矢印はラスタ走査の様子を示しており、また、73は画面上の画素を示している。

【0056】或る画素Pの小数部データの値をXとし、その小数部データを2値化して得られる2値データの値をYとした場合に、その両者の誤差Eは次式により表される。

$$E = X - Y \quad \dots\dots (1)$$

【0057】そこで、このEの値を周辺画素に拡散処理する。すなわち、誤差Eの値を分割して周辺画素に加算処理する。代表的な拡散処理の例としては、誤差Eの値を右隣のA、右下のB、真下のC、及び左下のDの4点の画素へ配分し、誤差拡散比率として、Aに対し7/16、Bに対し1/16、Cに対し5/16、Dに対し3/16を適用する例が良く知られている。

$$A: E \times 7/16$$

$$B: E \times 1/16$$

$$C: E \times 5/16$$

$$D: E \times 3/16$$

このようにして、周辺画素に拡散された誤差は、各画素において、誤差蓄積データとして蓄積されることになる。

【0058】では、図9に示す多階調画素処理装置の動作について説明する。図9において、係数乗算用LUT160及び加算器210の動作は図7に示した構成例と同様であるため、それらの説明は省略し、主として2値

化回路320の動作について説明する。2値化回路320において、誤差メモリ321は前述した誤差蓄積データを記憶するメモリであり、図9に示すように、画面上における2ライン分の画素についての誤差蓄積データを記憶することができる。入力された色分解画像データに対応する画素(注目画素)が画素Pであるとする、誤差メモリ321は、その画素Pに対応する記憶位置pに記憶されている誤差蓄積データを読み出して出力する。

【0059】加算器322は、係数乗算用LUT160から出力された下位4ビットの小数部データを入力すると共に、誤差メモリ321から出力された誤差蓄積データを入力し、両者を加算する。なお、誤差蓄積データは、4ビットのデータに1ビットの符号データを付加した計5ビットのデータである。この結果、画素Pの小数部データに、周辺画素より拡散され蓄積された誤差が加算される。例えば、小数部データの値が「0.7」であり、誤差蓄積データの値が「0.2」であるとする、加算器322から出力される加算データの値は「0.9」になる。

【0060】比較器323は加算器322から出力される6ビット(5ビットのデータ+1ビットの符号データ)の加算データを入力し、別に入力される第1の基準値データと比較して、比較結果として1ビットの2値データを出力する。ここで、第1の基準値データとしては「0.5」を表す4ビットデータ「1000」を用いる。すなわち、比較器323は、加算データの値が「1000」(すなわち、「0.5」)以上の場合には「1」を出力し、「1000」よりも小さい場合には「0」を出力する。この結果、加算器322より出力された加算データは2値化される。上記した例の場合、加算データの値は「0.9」であり、基準値データの「0.5」より大きいので、比較器323は2値データとして「1」を出力する。

【0061】こうして得られた2値データは、後ほど、加算器210において、係数乗算用LUT160から出力された上位4ビットの整数部データと加算されるわけであるが、仮に整数部データの値が「1111」であり(すなわち、最大階調である「15」を表しており)、誤差蓄積データの値が「0.5」以上で2値データの値が「1」となった場合には、加算によって不当な桁上げがなされオーバーフローとなることにより、誤った色分解画像データを出力することになる。

【0062】そこで、これを防止するために、本実施例では、整数部データの値が「1111」である場合には、加算器210において加算される2値データの値が常に「0」になるようにしている。まず、比較器324が、係数乗算用LUT160から出力された整数部データを入力し、別に入力される第2の基準値データと比較して、比較結果として1ビットのデータを出力する。第2の基準値データとしては「15」を表す4ビットデ

10

20

30

40

50

タ「1111」を用いる。つまり、比較器324は、整数部データの値が「1111」（すなわち、「15」）の場合には「0」を出力し、それ以外の場合には「1」を出力する。次に、アンドゲート325が、比較器324から出力された1ビットのデータに応じて、比較器323から出力された2値データを加算器210に入力するかどうかを決定する。すなわち、アンドゲート325は、比較器324から出力されるデータが「1」の場合（つまり、整数部データの値が「15」以外の場合）には、比較器323からの2値データを加算器210に入力するが、「0」の場合（つまり、整数部データの値が「15」の場合）には比較器323からの2値データを

入力せずに、常に「0」を入力するようにする。
 【0063】こうして、アンドゲート325からは2値データとして、整数部データの値が「15」の場合には常に「0」が出力され、それ以外の場合には比較器323からの2値データがそのまま出力される。なお、アンドゲート325から出力される2値データのうち、「1」はそのまま整数の「1」を表し、「0」はそのまま「0」を表す。

【0064】一方、減算器326では、加算器322から出力された加算データを入力すると共に、アンドゲート325から出力された2値データを入力し、加算データから2値データを減算する。この結果、2値化前のデータと2値化後のデータとの誤差が導き出される。上記した例では、加算データの値が「0.9」であり、2値データの値が「1」（すなわち、整数の「1」）であるので、減算結果である誤差は「-0.1」となる。誤差拡散用演算器327は、減算器326によって得られた誤差を、図10において述べたように画素Pに対する周辺画素A、B、C、Dにそれぞれ拡散処理する。すなわち、誤差拡散用演算器327は、得られた誤差をEとして、例えば式2で示したように、その誤差Eに各周辺画素に対応する係数をそれぞれ掛けた後、その演算結果を、誤差メモリ321における各周辺画素A、B、C、Dに対応する記憶位置a、b、c、dの値にそれぞれ加算して記憶させる。

【0065】以上のように、本実施例では、小数部データの2値化を行う際に誤差拡散法を用いることにより、図7に示した構成例のように、固定パターンを使うディザ法を用いる場合よりも、処理は複雑になるものの、解像度の低下を少なくすることができる。

【0066】さて、以上説明したように、図1に示した色信号系変換装置30では階調数変換回路31～33同士を、図6に示した第1色信号系変換装置50、60では階調数変換回路51～53、61～64同士を、それぞれ、いずれも同じ構成としていたが、互いに別々の構成であっても良い。また、階調数変換回路の構成例を図2、図7または図9にそれぞれ示したが、本発明の要旨を逸脱しない範囲であれば、その他の構成を

用いても良い。

【0067】

【発明の効果】以上説明したように、請求項1、2、3または4に記載の発明によれば、データ変換手段によって第1の色信号系の色分解画像データを第2の色信号系の色分解画像データに変換するに先だて、階調数変換手段によって第1の色信号系の色分解画像データの階調数をそれよりも小さい階調数に変換しているため、データ変換手段をLUTで構成した場合、その記憶容量を少なくすることができる。

【0068】また、階調数変換手段によって第1の信号系の色分解画像データの階調数を変換するだけであって、複雑な補間演算は不要であるので、従来のように、全体の処理速度が遅くなったり、演算回路の規模が大きくなったり、あるいは、手間がかかったりすることがない。

【図面の簡単な説明】

【図1】本発明の一実施例としての色信号系変換装置を備えた画像記録システムを示すブロック図である。

【図2】図1における階調数変換回路の構成を示すブロック図である。

【図3】図1の係数乗算用LUT150における色分解画像データの変換特性を示すグラフである。

【図4】図1のビット数変換回路100における色分解画像データの変換特性を示すグラフである。

【図5】図4に示した各階調数に対応する色分解画像データの値を示した説明図である。

【図6】本発明の他の実施例としての色信号系変換装置を示すブロック図である。

【図7】図6における階調数変換回路の一構成例を示すブロック図である。

【図8】図7のディザデータ発生器311にて発生されるディザデータを説明するための説明図である。

【図9】図6における階調数変換回路の他の構成例を示すブロック図である。

【図10】誤差拡散法の原理を説明するための説明図である。

【符号の説明】

20…画像発生装置

30…色信号系変換装置

31～33…階調数変換回路

34…BGR→YMCK変換LUT

40…画像記録装置

50…第1色信号系変換装置

51～53…階調数変換回路

54…BGR→YMCK変換LUT

60…第2色信号系変換装置

61～64…階調数変換回路

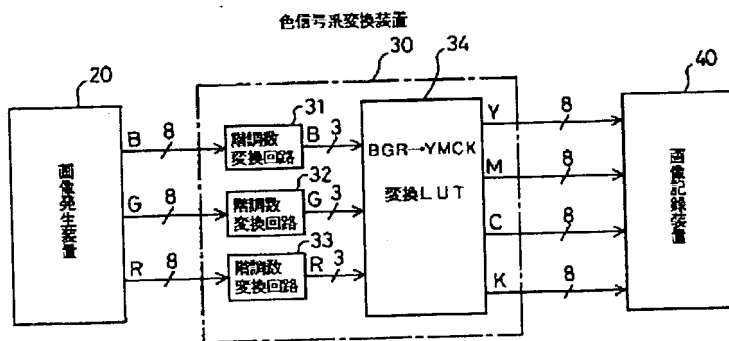
65…YMCK→BGR変換LUT

70…画像表示装置

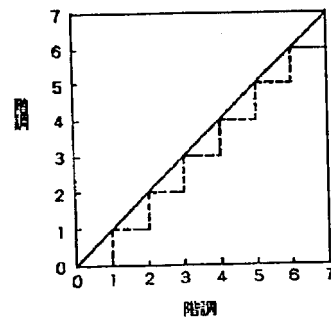
71…画面
72…ラスタ走査
73…画素
100…ビット数変換回路
110…ビット数変換回路
150…係数乗算用LUT
160…係数乗算用LUT
200…加算器
210…加算器
300…2値化回路
301…乱数発生器

* 302…加算器
310…2値化回路
311…ディザデータ発生器
312…加算器
320…2値化回路
321…誤差メモリ
322…加算器
323, 324…比較器
325…アンドゲート
326…減算器
* 327…誤差拡散用演算器

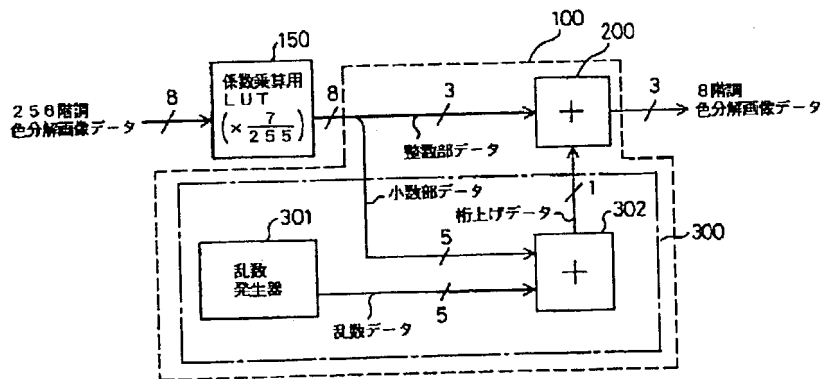
【図1】



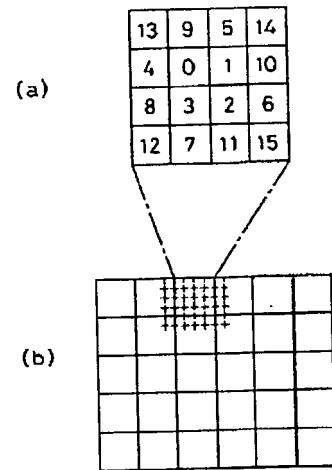
【図4】



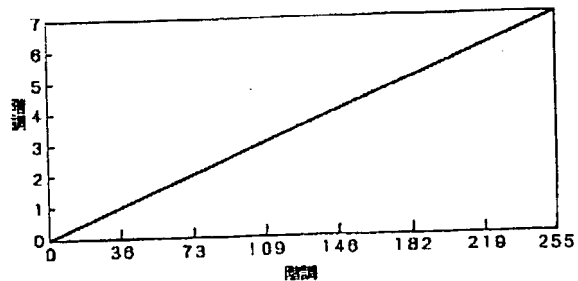
【図2】



【図8】



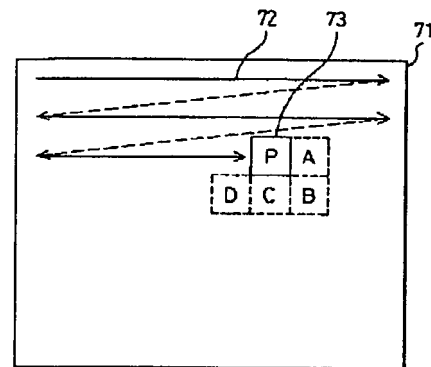
【図3】



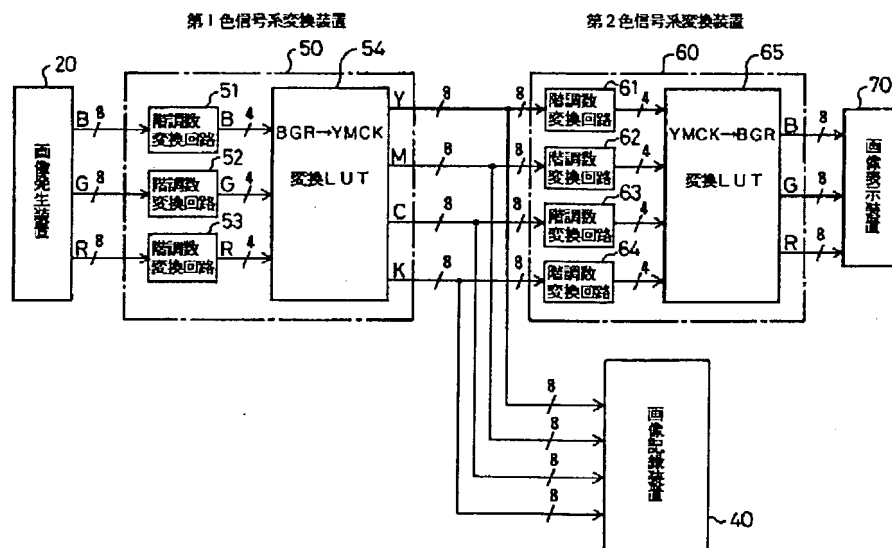
【図5】

入力色分解画像データ		出力色分解画像データ	
階調数	8ビット画像データ	階調数	3ビット画像データ
0 { 31 32	00000000 00011111	0 または 1	000 または 001
1 { 31 32	00100000 00111111	1 または 2	001 または 010
2 { 31 32	01000000 01011111	2 または 3	010 または 011
3 { 31 32	01100000 01111111	3 または 4	011 または 100
4 { 31 32	10000000 10011111	4 または 5	100 または 101
5 { 31 32	10100000 10111111	5 または 6	101 または 110
6 { 31 32	11000000 11011111	6 または 7	110 または 111
7	11100000	7	111

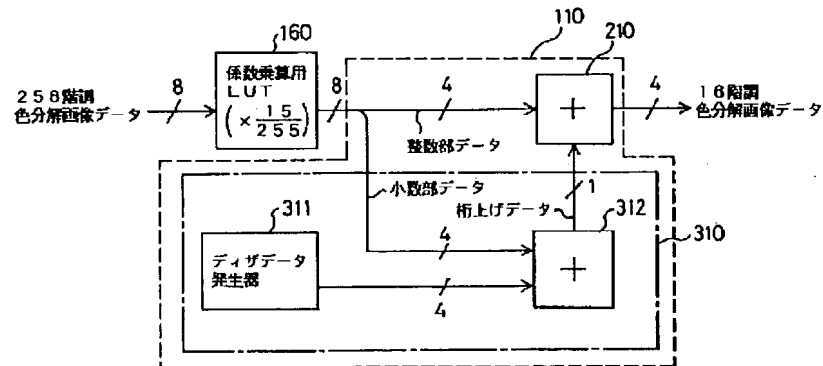
【図10】



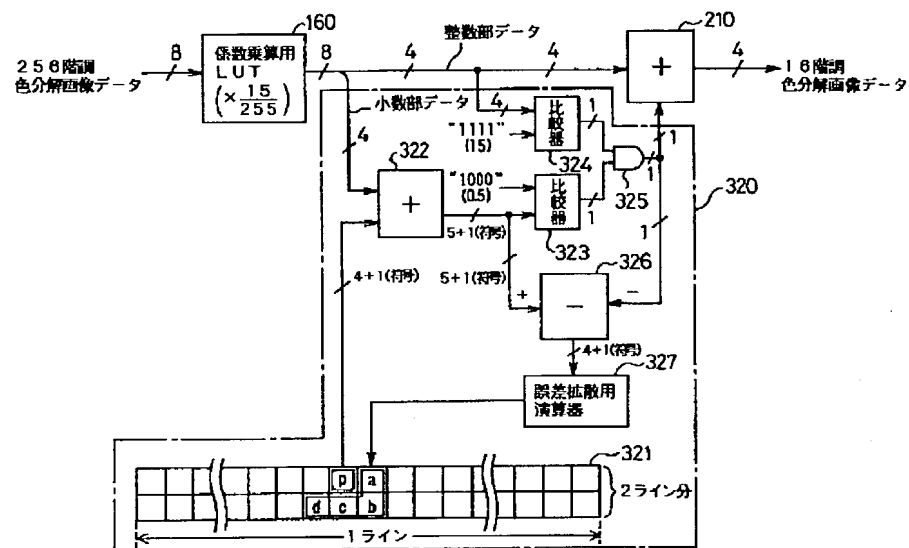
【図6】



【図7】



【図9】



フロントページの続き

(51)Int.Cl.⁶

H04N 1/46

識別記号

片内整理番号

F I

H04N 1/46

技術表示箇所

Z

THIS PAGE BLANK (USPTO)